

GLOSSAIRE SYSTEMES NUMERIQUES

A :

- **ADC**: Analog to Digital Converter ou convertisseur Analogique Numérique.
- **ALU**: Arithmetic and Logical Unit ou Unité Arithmétique et Logique (UAL). Unité de calcul logique (AND, OR, XOR, NOT ...) et arithmétique (opérateurs + et – essentiellement, plus rarement * et voir / sur architecture x86 par exemple).
- **ANSI** : American National Standards Institute. Ils 'agit d'un organisme privé à but non lucratif qui supervise le développement de normes.
- **API** : Application Programming Interface. Il s'agit de façon général d'un regroupement de fonctions utilisable pour le pilotage de modules matériels ou logiciels. Une API s'apparente très fortement à une librairie.
- **APU** : Accelerated Processor Unit, famille de co-processeur spécialisés dans l'accélération matérielle. Il s'agit de technologies concurrentes aux familles de processeurs DSP, FPGA, GPU, GPGPU ...
- **ARM** : société anglaise proposant une architecture RISC 32 bits de CPU. En 2010, les architectures ARM représentent près de 90% des cœurs 32bits RISC dans l'embarqué.
- **ASCII** : American Standard Code for Information Interchange. Norme de codage de caractères sur 7bits nécessaire pour coder l'anglais. Normalisé en 1986 par l'ANSI.
- **Atmel**: fabricant (fondeur) de composant électronique notamment des MCU. N°2 mondial en 2011 des MCU 8bits et possède une large gamme de MCU ARM 32bits.

C :

- **CCS**: Code Composer Studio est un environnement logiciel de développement (IDE) proposé par Texas. Depuis CCS4.x, CCS est construit autour d'un Framework (environnement de travail) Eclipse.
- **CEM** : Compatibilité Electro-Magnétique. Domaine associé aux problématique de robustesse aux perturbations magnétique.
- **CISC** : Complex Instruction Set Computer ou jeu d'instructions réduit. Prenons l'exemple des architectures x86 et x64 de Intel.
- **CPU** : Central Processing Unit ou unité centrale de traitement. Le CPU est en général le maître des bus et coordonne les accès mémoire et périphérique. Un CPU embarque au minimum une ALU (unité de calcul) mais son travail premier est la récupération puis l'exécution du code présent en mémoire programme (fetch, decode, execute et writeback)

D :

- **DAC** : Digital to Analog Converter ou convertisseur Numérique Analogique.
- **DSP**:
 - Digital Signal Processor, famille de processeurs numériques dédiés au calcul numérique (calcul matriciel, TNS ...).
 - Digital Signal Processing ou TNS. Domaine du traitement et de l'analyse des signaux et systèmes discrets (domaine des systèmes numérique).

E :

- **EUSART** : Enhanced Universal Synchronous Asynchronous Receiver Transmitter Périphérique

interne de communication série embarqué sur MCU PIC de Microchip. Il s'agit de modules UART (voir. UART) légèrement évolués.

F :

- **FPU** : Floating Point Unit. Il s'agit d'une unité de calcul flottante. Elles sont souvent nommées ainsi sur les architectures Intel depuis l'arrivée de l'extension x87 (depuis arrivée processeur 8087) au jeu d'instruction x86.

G :

- **GCC**: Gnu Compiler Collection ensemble de compilateurs libres créés par la projet GNU. Ils sont notamment capables de compiler divers langage de programmation comme le C, C++, JAVA ...
- **GLCD**: Graphical LCD. Afficheur Graphique LCD.
- **GPIO** : General Purpose Input Output ou broche d'entrée sortie. Il s'agit de broches à usage général de type tout à rien. Elles peuvent être configurées en entrée ou en sortie.
- **GPP** : General Purpose Processor ou Processeur à Usage Général ou MPU (voir. MPU), souvent nommé microprocesseur. Il ne s'agit que d'une unité de traitement ou CPU. Les architectures modernes (sandyBridge) embarquent plusieurs CPU, de la mémoire cache, un accélérateur graphique et certains périphériques.
- **GPU** : Graphical Processing Unit ou unité graphique de traitement. Certains GPU sont capables de servir de coprocesseur au CPU, nous parlerons alors de GPGPU (General Purpose GPU). Ces familles de processeurs possèdent une architectures massivement parallèle et peuvent être détournées de leur utilisation initiale (accélération graphique) pour des traitements généralistes.

I :

- **I2C**: Inter Integrated Circuit. Il s'agit d'un protocole de communication série spécifié par Philips (NXP est la branche semi-conducteurs de Philips). Il supporte un fonctionnement half-duplex de type maître-esclave et multi-maître.
- **IDE**: Integrated Development Environment ou environnement de développement. Il s'agit d'une interface graphique d'aide au développement logiciel (fenêtrage projet, fenêtre de sortie, outils debug, utilitaires ...).
- **IRQ**: Interrupt ReQuest ou demande d'interruption ou Interruption par abus de langage. Il s'agit d'un signal physique allant toujours d'un périphérique vers le CPU ou contrôleur d'interruption.
- **ISR**: Interrupt Software Routine ou routine d'interruption ou fonction d'interruption ou programme d'interruption. Il s'agit d'une fonction exécuté suite à l'occurrence d'une interruption ou IRQ.

L :

- **LCD** : écran ou afficheur à cristaux liquides

M :

- **MAC**: Multiplications Accumulations. Opérations très rencontrées dans les algorithmes du TNS.

- **MCU** : Micro Controller Unit ou microcontrôleur. Composant numérique à architecture à CPU embarquant mémoire, périphériques et bus.
- **Microchip** : fabricant (fondeur) de composant électronique principalement des MCU. Leader mondial en 2012 des MCU 8bits.
- **MMU** : Memory Management Unit. Unité matérielle de virtualisation assurant la segmentation, la protection et la pagination mémoire. Certains OS utilisent forcément une MMU, par exemple Linux, Windows CE ...
- **MPLAB** : IDE gratuit proposé par Microchip. Depuis MPLAB X, MPLAB est basé autour d'un Framework (environnement de travail) NetBeans.
- **MPU** :
 - Micro Processor Unit ou GPP ou microprocesseur ou CPU (mono cœur). Pour des applications multi-cœurs, le MPU peut embarqué plusieurs CPU souvent associés à de la mémoire cache et une MMU.
 - Memory Protect Unit. Unité matérielle de protection mémoire. Il s'agit d'une MMU fortement allégée voir par abus de langage d'un service proposé par la MMU.

O :

- **OS** : Operating System ou Système d'exploitation. Un système d'exploitation est un outil logiciel offrant notamment une interface entre l'utilisateur et le matériel. Prenons quelques exemples de services offerts : gestion drivers, scheduler, environnement multi-processus et outils de communication, gestion du système de fichiers librairies ... ainsi que de très nombreux autres outils logiciels, notamment dans les middlewares.

P :

- **PC** : Program Counter ou Pointeur programme. Le PC contient une adresse qui pointe toujours sur la prochaine instruction à aller chercher (fetch). Ce pointeur est nommé IP (Instruction Pointer) sur architecture Intel.
- **PIC18** : Famille de MCU 8bits de chez Microchip. Cette famille de MCU est très proche des PIC16.
- **PLD** : Programmable Logic Device ou composant à logique programmable (FPGA, CPLD, PAL, GAL ...). Composants numérique embarquant un très grand nombre de cellules logiques élémentaires et pouvant se programmer via l'utilisation de langage de description matérielle (VHDL, Verilog ...)

R :

- **Renesas**: Société Japonaise leader mondial du monde des MCU (toutes familles confondues). Renesas a fusionné avec NEC ex n°3 mondial en 2010 pour peser en 2011 près de 30% de marché. Il s'agit de la fusion de 3 géants du monde des semi-Conducteurs, Mitsubishi, Hitachi et NEC.
- **RISC** : Reduced Instruction Set Computer ou jeu d'instructions réduit. De façon général, un CPU RISC ne sait exécuter que des instructions arithmétiques et logiques élémentaires (peu de modes d'adressage). Par exemple ARM, MIPS, PIC18, C6xxx ...
- **RS-232** : Norme standardisant un protocole de communication série asynchrone. Il est souvent nommé port COM dans le monde des ordinateurs.
- **RTOS** : Real Time Operating Systems ou système d'exploitation temps réel.

S :

- **Scheduler:** Scheduler ou ordonnanceur. Outil logiciel offrant un environnement multi-tâche ainsi que des outils de communication et de synchronisation.
- **SIMD :** Single Instruction Multiple Data. Il s'agit de certaines familles de CPU capable au niveau assembleur en une seule instruction de manipuler des vecteurs de données. Par exemple, architecture Intel (extension SSE), cortex-A de ARM, C66xx de Texas ...
- **SOP :** Sums of products ou accumulations de produits. Opérations très rencontrées dans les algorithmes du TNS.
- **SP:** Stack Pointer. Pointeur sur le sommet de la pile, parfois nommé TOS (Top Of Stack) . La pile ou stack contient les variables locales (non statique), paramètres passés aux fonctions et souvent les adresses de retour des fonctions. En fonction des chaînes de compilation, d'autres informations peuvent-être passées par la pile.
- **SPI :** Serial Peripheral Interface. Il s'agit d'un protocole de communication série libre anciennement spécifié par Motorola. Il supporte un fonctionnement full-duplex de type maître-esclave.

T:

- **Texas Instrument :** fabricant (designeur et fondeur) de composant électronique leader dans les domaines des processeurs DSP et de l'analogique.
- **TNS :** Traitement Numérique du Signal. Domaine du traitement et de l'analyse des signaux et systèmes discrets. Typiquement dans le domaine du numérique.

U:

- **UART :** Universal Asynchronous Receiver Transmitter. Il s'agit de périphérique de communication série asynchrone (aucune transmission de signaux de synchronisation).
- **USB :** Universal Serial Bus. Bus de communication série polyvalent propriétaire (consortium). Dans la norme 2.0, supporte 3 vitesses de travail (1,5Mbits/s, 12Mbits/s et 480Mbits/s).

V:

- **VHDL :** VHSIC Hardware Description langage, langage de description matériel utilisé pour la programmation de FPGA, CPLD ... Son principal concurrent est le Verilog plus rencontré dans les pays anglo-saxons.

W:

- **Watchdog :** chien de garde. Ils s'agit d'une protection matérielle/logicielle forçant le reset d'une application en cas d'occurrence de certains bugs d'un programme (boucle longue ou infinie). Il ne s'agit que d'un Timer associé au Cœur.